

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2000-214577

(43)Date of publication of application : 04.08.2000

(51)Int.Cl.

G03F 1/08
G06F 17/50
H01L 21/027

(21)Application number : 11-015676

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 25.01.1999

(72)Inventor : TAOKA HIRONOBU

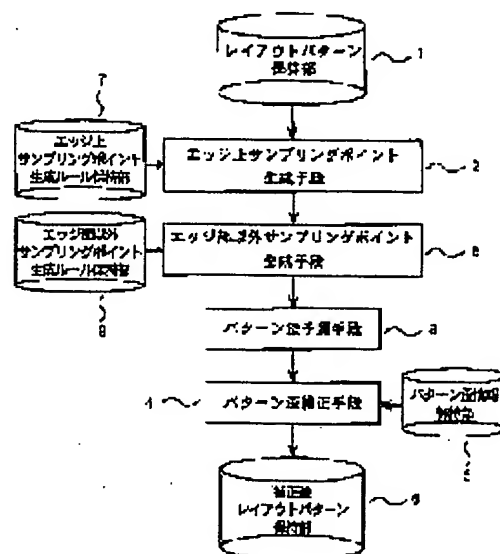
(54) METHOD AND DEVICE FOR DETECTING PATTERN DISTORTION AND ITS RECORDING MEDIUM

(57)Abstract:

PROBLEM TO BE SOLVED: To rapidly detect/correct a pattern distortion a part from a pattern edge without calculating the whole layout pattern by detecting a distortion amount on a sampling point provided in a part excepting the pattern edge.

SOLUTION: The sampling point is selectively generated on the edge of the layout pattern initially stored in a layout pattern hold part 1 and outputted from there.

Then, the sampling point is selectively generated on the prescribed part excepting the edge of the layout pattern stored in the layout pattern hold part 1 and outputted from there. Then, at every sampling point generated in such a manner, the pattern generated from the layout pattern is simulated, and the result is compared with the data of the layout pattern, and the distortion amount of the pattern is calculated, and pattern distortion information is outputted to a pattern distortion information hold part 5.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of

rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-214577

(P2000-214577A)

(43) 公開日 平成12年8月4日 (2000.8.4)

(51) Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
G 0 3 F 1/08		G 0 3 F 1/08	S 2 H 0 9 5
G 0 6 F 17/50		G 0 6 F 15/60	6 1 2 A 5 B 0 4 6
H 0 1 L 21/027			6 6 6 S
		H 0 1 L 21/30	5 0 2 V

審査請求 未請求 請求項の数13 O L (全 16 頁)

(21) 出願番号 特願平11-15676

(22) 出願日 平成11年1月25日 (1999.1.25)

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 田岡 弘展

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74) 代理人 100082175

弁理士 高田 守 (外1名)

Fターム(参考) 2H095 BB31 BD03 BD25 BD28 BD29

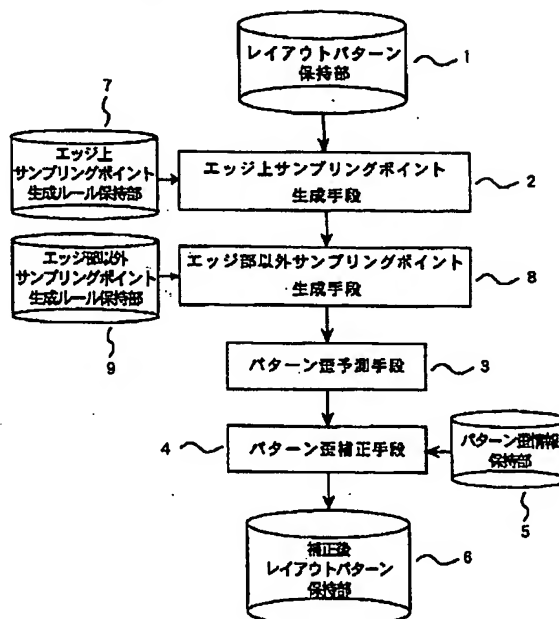
5B046 AA08 JA01 JA04

(54) 【発明の名称】 パターン歪検出方法、パターン歪検出装置およびその記録媒体

(57) 【要約】

【課題】、半導体製造プロセスで形成させるレイアウトパターンについて、パターンエッジから離れた部分でのパターン歪を検出する。

【解決手段】 半導体製造プロセスに用いられるレイアウトパターンのデータを入力とし、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成し、これらサンプリングポイント毎にレイアウトパターンから生成される生成パターンのシミュレーション結果を求め、レイアウトパターンのデータとシミュレーション結果とをサンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出、補正を行う。



1

【特許請求の範囲】

【請求項1】 半導体製造プロセスに用いられるレイアウトパターンのデータを入力とし、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するステップと、

前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求めるステップと、

前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行うステップとを含むことを特徴とするパターン歪検出方法。

【請求項2】 前記パターン歪量の検出にもとづいて、前記レイアウトパターンを補正して補正後レイアウトパターンを生成するステップを含むことを特徴とする請求項1に記載のパターン歪検出方法。

【請求項3】 前記サンプリングポイントを、パターンエッジ部から所定値分離れた位置に選択的に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項4】 前記サンプリングポイントを、複数のパターンエッジ部からそれぞれ所定値分離れた位置にある点の集合として形成される複数のサンプリングラインの交点に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項5】 前記サンプリングポイントを、実質的に正方形であるパターンの重心から所定値分離れた位置に選択的に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項6】 前記サンプリングポイントを、実質的に正方形である複数のパターンの重心からそれぞれ所定値分離れた位置にある点の集合として形成される複数のサンプリングラインの交点に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項7】 前記サンプリングポイントを、実質的に長方形であるパターンに対して、あるいは、プロセス条件に応じて、パターンの重心を中心として所定値分離れた楕円上の位置に選択的に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項8】 前記サンプリングポイントを、実質的に長方形である複数のパターンに対して、あるいは、複数のパターンに対するプロセス条件に応じて、パターンの重心を中心として所定値分離れた複数の楕円上の交点に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項9】 前記サンプリングポイントを、隣接する複数のパターンエッジから等距離の位置に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

2

【請求項10】 前記サンプリングポイントを、隣り合うパターンのパターン重心の midpoint に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項11】 前記サンプリングポイントを、異なるレイヤのレイアウトパターン間の図形演算によって求められたフラグに含まれる部分にのみ選択的に設けることを特徴とする請求項1または2に記載のパターン歪検出方法。

【請求項12】 半導体製造プロセスに用いられるレイアウトパターンのデータを保持するレイアウトパターンデータ保持部と、

前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するためのルールを保持するエッジ部以外サンプリングポイント生成ルール保持部と、

前記エッジ部以外サンプリングポイント生成ルールにより前記レイアウトパターンのエッジ部以外にサンプリングポイントを生成する手段と、

前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求める手段と、

前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行う手段とを含むことを特徴とするパターン歪検出装置。

【請求項13】 半導体製造プロセスに用いられるレイアウトパターンのデータを入力とし、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するためのルールにもとづき、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成する処理と、

前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求める処理と、

前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行う処理とを、コンピュータに実行させるためのプログラムを記録したコンピュータ読み取り可能な記録媒体。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体製造プロセスにおけるパターン形成において適用される、改善されたパターン歪検出方法およびパターン歪検出装置ならびにこのパターン歪検出をコンピュータを用いて行うためのプログラムを記録した記録媒体に関するものである。

【0002】

【従来の技術】 現在、半導体デバイスのデザインルールは、0.15 μm レベルまで達しており、それを転写す

るためのステップの光源波長（エキシマレーザを用いる場合で、 $0.248\mu\text{m}$ ）よりも小さくなっているのが現状である。このような状況では、解像性が極端に悪化するため、変形照明技術の様な特殊な転写技術によって、解像性能を向上させている。これら特殊な転写技術を用いた場合は、解像性は向上するが、パターンの忠実性は悪化する。また、エッチングプロセスなど他のプロセスにおいても、パターンの微細化によりパターンの疎密差によるパターンの寸法変動が発生する。

【0003】これらの問題に対応するために、所望のパターンが得られるように設計レイアウトパターンを変形するOPC（Optical Proximity Effect Correction）が広く行われている。ここでは、OPCは光学のみならず、プロセス起因のパターン歪全般を補正するものとする。このOPCの方法には、3種類ある。シミュレーションの結果に基づいてパターンの変形を行うモデルベースOPCおよび、設計レイアウトパターンの図形的特徴、すなわち各パターンの幅、隣接するパターンとの距離、コーナ部からの距離などを考慮して、設計レイアウトパターンを変形させる仕様（OPCルール）を予め設定しておき、このルールに基づいて設計レイアウトパターンの変形を行うルールベースOPC、そしてこれら2種のOPCを組合わせ用いる方法である。また、OPCの結果を用いて正しく所望の仕上がりパターンが得られるかどうかを検証するパターン歪検出が重要である。前述した、ルールベースOPCを除くすべての処理では、設計レイアウトパターンあるいはOPC後のパターンを入力としてシミュレーションを行うことが必要である。

【0004】図20に従来のパターン歪検出装置の構成を示す。図20において、1は、パターン歪の予測に用いるレイアウトパターンを格納するレイアウトパターン保持部、7は、レイアウトパターンのパターンエッジ上にサンプリングポイントを生成するためのルールを保持するエッジ上サンプリングポイント生成ルール保持部、2は、パターンエッジ上にサンプリングポイントを生成するエッジ上サンプリングポイント生成手段、3は、生成されたサンプリングポイント毎にシミュレーションを行い、パターン歪量を予測するパターン歪予測手段、4は、パターン歪量に応じてレイアウトパターンを補正するパターン歪補正手段である。これらの処理の結果は、パターン歪情報保持部5、または／および、補正後レイアウトパターン保持部6に出力される。

【0005】この従来のパターン歪検出装置において、パターン歪検出を行う場合は、レイアウトパターン保持部1からパターン歪予測手段3までの処理を行い、結果としてパターン歪情報保持部5にパターン歪情報を得る。また、パターン歪補正を行う場合は、レイアウトパターン保持部1からパターン歪補正手段4までの処理を行い、結果として補正後レイアウトパターン保持部6に補正後レイアウトパターンを得る。

【0006】次に、従来のパターン歪検出装置の動作、すなわち、従来のパターン歪検出方法について説明する。図21に、従来のパターン歪検出方法を説明するためのフローチャートを示す。パターン歪検証では、図21に示すSTEP21、22、23を行い、パターン歪補正では、STEP21、22、24、25、26を行う。両方必要な場合は、全てを行う。

【0007】まず、最初に図21のSTEP21で、図20のレイアウトパターン保持部1に格納されたレイアウトパターンのエッジ部にサンプリングポイントを生成する。この生成は、図20のエッジ上サンプリングポイント生成ルール保持部7に格納されたエッジ上サンプリングポイント生成ルールに基づいて行われる。このサンプリングポイント生成ルールについては、後述する。

【0008】STEP22では、STEP21で生成されたサンプリングポイント毎に、レイアウトパターンから生成されるパターンのシミュレーションを行い、パターン歪量を計算する。そして、STEP23において、パターン歪情報を図20のパターン歪情報保持部5へ出力する。

【0009】STEP24では、STEP22で求めたパターン歪量を打ち消すようにパターンを変形する。最も典型的な方法は、パターンエッジを、パターン歪が生じる方向と逆方向に、パターン歪量分だけ、移動するものである。（初めの1回だけ、所定量だけパターンエッジを移動した後、以下に述べる検証を行い、繰り返し補正、検証を行う方式もある。）

【0010】STEP25では、補正が正しく行われたかどうかを検出するために、再度STEP22～STEP24を行うかどうかを判断する。通常は、STEP22～24の繰り返し回数が所定値を超えるか、パターン歪量が指定値以下になったらSTEP26に進むという判断基準が設定されることが多い。STEP26では、補正を行ったパターンを図20の補正後レイアウトパターン保持部6に出力する。以上の動作を行うことにより、従来のパターン歪検証およびパターン歪補正を行っていた。

【0011】以下に、本発明で重要となる、サンプリングポイント生成について、従来の具体例を挙げて述べる。図22は、シミュレーションを行う入力レイアウトパターン上にくまなくサンプリングポイントを設定し、それぞれの点についてシミュレーションを行う例を示している。図22において、1の斜線部分がレイアウトパターン、1aがパターンエッジ、3の×で示される的がサンプリングポイントである。この方法では、膨大な数のサンプリングポイントについて計算を行う必要があるため、処理時間が膨大になるという問題がある。そこで、一般には図23に示すように、パターン寸法精度に大きく影響を及ぼすパターンエッジ1a上のみ、サンプリングポイント3を設けることで、サンプリングポイ

ント数を削減し、計算時間を短縮している。

【0012】また、図24は、複数のレイアウトパターンがある場合のサンプリングポイントを示す図である。

図24において、1はレイアウトパターン、1aはそのパターンエッジ、3はサンプリングポイント、7は他レイヤのレイアウトパターン、8は同レイヤの他のレイアウトパターンを示したものである。このように、隣接するパターンや他レイヤのレイアウトパターンの存在により、また、コーナー等の条件により、選択的にパターンエッジ上にサンプリングポイント3を設け、サンプリングポイント3のシミュレーション結果でエッジ全体の値を代表させることにより、さらなるサンプリングポイント数の削減および高速化を行う手法がとられている。しかし、以上に述べた従来の方法では、ハーフトーンマスクや、パターン歪が異常に大きい場合などに生じる、パターンエッジから離れた部分でのパターン歪を検出、補正することができなかった。

【0013】図25に、ハーフトーンマスク（後で詳しく述べる）での具体例を示す。図25において、1はレイアウトパターン、9はエッジ部1aから離れた部分でのパターン歪である。このようなパターン歪に対しては、パターン歪9の部分に解像限界以下のサイズの図形を生成することで、パターン歪の補正が可能であることが知られている。この時生成する図形は、遮光部である場合と、透光部である場合がある。

【0014】

【発明が解決しようとする課題】以上説明したように、従来の方法では、パターンエッジ上にサンプリングポイント3を設けパターン歪を検出することは行われていたが、パターンエッジから離れた部分でのパターン歪を検出すること、例えば、ハーフトーンマスクや、パターン歪が異常に大きい場合などに生じる、パターンエッジから離れた部分でのパターン歪を検出、補正することができなかった。

【0015】本発明は、以上のような課題を解決するためになされたもので、半導体製造で用いる光リソグラフィやエッチング等のパターン形成プロセスで生じるパターン歪を予測し、その予測と設計レイアウトパターンとの差異を検査することによって、パターン歪が生じる部分を検出、補正するパターン歪検出装置およびパターン歪補正装置に関するものであって、パターンエッジ以外の部分にも選択的にサンプリングポイント3を設けることにより、パターンエッジ以外の部分のパターン歪量を高速に予測し、パターンエッジ部以外の部分のパターン歪検出、および補正を可能とすることを目的とするものである。

【0016】なお、図26は、従来のVTR（Variable Threshold Resist）モデルを説明するための図である。

図26（a）において、1はレイアウトパターン、1aはパターンエッジ、3はサンプリングポイントを示

す。図26（b）において、横軸はサンプリングポイント3を通りパターンエッジ1aに交差する線分上の位置を示し、縦軸はパターン形成における物理量を示す。

【0017】図26に示すように、VTR（Variable Threshold Resist）モデルにおいては、サンプリングポイント3において、光学強度等プロセス量の勾配に応じてパターンエッジ部のパターン歪量を計算するため、パターンエッジ上のサンプリングポイント3の近傍にシミュレーションを行う勾配計算用計算点9を設定するが、これは勾配を計算することにより、より高精度にパターンエッジ部1aでのパターン歪量を求めるためのものである。本発明では、エッジ部以外の部分の光強度等のプロセス量を計算するために、エッジから離れた部分に選択的にサンプリングポイント3を設ける点が従来の方法と大きく異なる点である。つまり、本発明において、VTRモデルを用いる場合は、エッジ部以外の部分に設けたサンプリングポイントの近傍に、さらに勾配計算用計算点9を設けて計算を行うこととなる。

【0018】

【課題を解決するための手段】請求項1の発明に係るパターン歪検出方法は、半導体製造プロセスに用いられるレイアウトパターンのデータを入力とし、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイント3を生成するステップと、前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求めるステップと、前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行うステップとを含むことを特徴とするものである。

【0019】請求項2の発明に係るパターン歪検出方法は、請求項1の方法において、前記パターン歪量の検出にもとづいて、前記レイアウトパターンを補正して補正後レイアウトパターンを生成するステップを含むことを特徴とするものである。

【0020】請求項3の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイント3を、パターンエッジ部から所定値分離した位置に選択的に設けることを特徴とするものである。

【0021】請求項4の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイント3を、複数のパターンエッジ部からそれぞれ所定値分離した位置にある点の集合として形成される複数のサンプリングラインの交点に設けることを特徴とするものである。

【0022】請求項5の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイント3を、実質的に正方形であるパターンの重心から所定値分離した位置に選択的に設けることを特徴とする

るものである。

【0023】請求項6の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイントを、実質的に正方形である複数のパターンの重心からそれぞれ所定値離れた位置にある点の集合として形成される複数のサンプリングラインの交点に設けることを特徴とするものである。

【0024】請求項7の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイントを、実質的に長方形であるパターンに対し、あるいは、プロセス条件に応じて、パターンの重心を中心として所定値分離れた楕円上の位置に選択的に設けることを特徴とするものである。

【0025】請求項8の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイントを、実質的に長方形である複数のパターンに対して、あるいは、複数のパターンに対するプロセス条件に応じて、パターンの重心を中心として所定値分離れた複数の楕円上の交点に設けることを特徴とするものである。

【0026】請求項9の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイントを、隣接する複数のパターンエッジから等距離の位置に設けることを特徴とするものである。

【0027】請求項10の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイントを、隣り合うパターンのパターン重心の中心に設けることを特徴とするものである。

【0028】請求項11の発明に係るパターン歪検出方法は、請求項1または2の方法において、前記サンプリングポイントを、異なるレイヤのレイアウトパターン間の図形演算によって求められたフラグに含まれる部分にのみ選択的に設けることを特徴とするものである。

【0029】請求項12の発明に係るパターン歪検出装置は、半導体製造プロセスに用いられるレイアウトパターンのデータを保持するレイアウトパターンデータ保持部と、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するためのルールを保持するエッジ部以外サンプリングポイント生成ルール保持部と、前記エッジ部以外サンプリングポイント生成ルールにより前記レイアウトパターンのエッジ部以外にサンプリングポイントを生成する手段と、前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求める手段と、前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行う手段とを含むことを特徴とするものである。

【0030】請求項13の発明に係る、コンピュータに

実行させるためのプログラムを記録したコンピュータ読み取り可能な記録媒体は、半導体製造プロセスに用いられるレイアウトパターンのデータを入力とし、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するためのルールにもとづき、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成する処理と、前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求める処理と、前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行う処理とを、コンピュータに実行させるためのプログラムを記録したものである。

【0031】

【発明の実施の形態】以下に、本発明の実施の形態について説明する。図中、同一部分または相当部分には、同一符号を付して、その説明を簡略化または省略すること

がある。
実施の形態1. 図1は、本発明の実施の形態1によるパターン歪検出装置の構成を示すブロック図である。図1において、1は、レイアウトパターン保持部であり、パターン歪の予測に用いる基準となるレイアウトパターンを格納する。(なお、以下ではレイアウトパターンを単にパターンと略称する場合がある。) 7は、エッジ上サンプリングポイント生成ルール保持部であり、レイアウトパターンのパターンエッジ上にサンプリングポイントを生成するためのルールを保持する。2は、エッジ上サンプリングポイント生成手段であり、レイアウトパターン保持部1とエッジ上サンプリングポイント生成ルール保持部7からのデータを入力とし、パターンエッジ上にサンプリングポイントを生成する。

【0032】9は、エッジ部以外サンプリングポイント生成ルール保持部であり、パターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するためのルールを保持する。ここで、パターンエッジ部以外というのは、パターンエッジ上以外というのと同意である。8は、エッジ部以外サンプリングポイント生成手段であり、レイアウトパターン保持部1とエッジ部以外サンプリングポイント生成ルール保持部9からのデータを入力とし、パターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成する。

【0033】3は、パターン歪予測手段であり、エッジ上サンプリングポイント生成手段2で生成されたサンプリングポイント毎に、また、エッジ部以外サンプリングポイント生成手段8で生成されたサンプリングポイント毎に、レイアウトパターンから生成される生成パターンのシミュレーションを行い、これをレイアウトパターンのデータと比較してパターン歪量を予測する。

【0034】4は、パターン歪補正手段であり、パターン歪予測手段3で求めたパターン歪量に応じてレイアウトパターンを補正し、補正後レイアウトパターンを生成する。5は、パターン歪情報保持部であり、パターン歪予測手段3の処理結果としての出力を保持する。6は、補正後レイアウトパターン保持部であり、パターン歪補正手段4の処理結果としての出力を保持する。以上の構成において、符号1～7の部分は、従来の図20のものに同じ、または、相当するものである。この構成が、従来の構成と異なるのは、エッジ部以外サンプリングポイント生成ルール保持部9を入力とする、エッジ部以外サンプリングポイント生成手段8を含む点である。

【0035】次に、図1で説明したパターン歪検出装置の動作、すなわち実施の形態1によるパターン歪検出方法について説明する。図2は、本実施の形態1によるパターン歪検出方法を説明するためのフローチャートである。まず、最初に図2のSTEP1で、図1のレイアウトパターン保持部1に格納されそこから出力されたレイアウトパターンのエッジ部に選択的にサンプリングポイントを生成する。この生成は、図1のエッジ上サンプリングポイント生成ルール保持部7に格納されたエッジ上サンプリングポイント生成ルールに基づいて行われる。

(このサンプリングポイント生成ルールについては、具体例を後述する。)

【0036】次に、STEP2で、図1のレイアウトパターン保持部1に格納されそこから出力されたレイアウトパターンのエッジ部以外の所定の部分に選択的にサンプリングポイントを生成する。この生成は、図1のエッジ部以外サンプリングポイント生成ルール保持部9に格納されたエッジ部以外サンプリングポイント生成ルールに基づいて行われる。このサンプリングポイント生成ルールについては、具体例を後述する。STEP3では、STEP1およびSTEP2で生成されたサンプリングポイント毎に、レイアウトパターンから生成されるパターンのシミュレーションを行い、その結果をレイアウトパターンのデータと比較してパターン歪量を計算する。そして、STEP4において、パターン歪情報を図6のパターン歪情報保持部5へ出力する。

【0037】STEP5では、STEP4で求めたパターン歪量を打ち消すようにパターンを変形する。最も典型的な方法は、パターンエッジを、パターン歪が生じる方向と逆方向に、パターン歪量分だけ、移動するものである。(初めの1回だけ、所定量だけパターンエッジを移動した後、以下に述べる検証を行い、繰り返し補正、検証を行う方式もある。)

【0038】STEP6では、補正が正しく行われたかどうかを検出するために、再度STEP3～STEP5を行うかどうかを判断する。通常は、STEP3～5の繰り返し回数が所定値を超えるか、パターン歪量が指定値以下になったらSTEP7に進むという判断基準が設

定されることが多い。STEP7では、補正を行ったパターンを図1の補正後レイアウトパターン保持部6に出力する。以上の動作を行うことにより、パターン歪検証およびパターン歪補正を行なう。なお、パターン歪検証のみの場合は、図1に示すSTEP1, 2, 3, 4を行い、パターン歪補正の場合は、STEP1, 2, 3, 5, 6, 7を行う。両方必要な場合は、全てを行う。

【0039】以上説明したこの実施の形態1の動作において、図2のSTEP1は、従来の図21のSTEP21と、図2のSTEP3からSTEP7は、それぞれ図21のSTEP22からSTEP26と同様、または、相当する動作である。この実施の形態1で、新規な点は、図1のエッジ部以外サンプリングポイント生成ルール保持部9に格納されたルールに従い、エッジ以外の部分に選択的にサンプリングポイントを設ける、STEP2があることである。従来の方法に加えて、STEP2で生成されたサンプリングポイントについて、パターン歪量の計算、補正を行うことができるため、パターンエッジから離れて存在するパターン歪の検出、補正を高速に行うことが可能となる。

【0040】なお、ここでは、エッジ上サンプリングポイント生成手段2とエッジ部以外サンプリングポイント生成手段8の両方を含む場合について示したが、エッジ部以外のパターン歪のみを検出、補正したい場合は、エッジ上サンプリングポイント生成手段2は不要であり、エッジ上サンプリングポイント生成手段2とエッジ上サンプリングポイント生成ルール保持部7を除いてもよい。このようにした場合にも、同様の効果が得られることは明らかである。さらに、エッジ上サンプリングポイント生成手段2とエッジ部以外サンプリングポイント生成手段8の処理ステップの順番を入れ替えても同様の効果が得られることは明らかである。

【0041】以上のように、この実施の形態では、レイアウトパターンデータを入力とし、パターンエッジ部以外の部分に、選択的にサンプリングポイントを設け、前記サンプリングポイント毎にシミュレーション結果を求めることにより、パターンエッジ部以外の部分のパターン歪量の計算を行う。このように、この実施の形態では、レイアウトパターンのパターンエッジ部以外の部分に、選択的にサンプリングポイントを設け、このサンプリングポイントにおいてパターン歪量の検出を行うので、レイアウトパターン全体を計算することなく、パターンエッジから離れて存在するパターン歪の検出、補正を高速に行うことができる。

【0042】次に、以上に説明したパターン歪検出方法は、その各ステップをコンピュータに処理させるように、コンピュータ読み取り可能なプログラムとして記録媒体に記録し、このプログラムによりコンピュータを所定の手順で動作させることにより、実現することができる。また、以上に説明したパターン歪検出装置は、パタ

ンデータやサンプリングポイント生成ルールを保存する記憶手段と、サンプリングポイント生成、パターン歪予測、パターン歪補正などの演算をする演算手段などを含むコンピュータであって、かつ上記のようなプログラムを搭載したものにより具現化できる。

【0043】すなわち、この発明による記録媒体は、コンピュータに実行させるためのプログラムであって、半導体製造プロセスに用いられるレイアウトパターンのデータを入力とし、レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成するためのルールにもとづき、前記レイアウトパターンのパターンエッジ部以外の所定の部分に選択的にサンプリングポイントを生成する処理プログラムと、前記サンプリングポイント毎に前記レイアウトパターンから生成される生成パターンのシミュレーション結果を求める処理プログラムと、前記レイアウトパターンのデータと前記シミュレーション結果とを前記サンプリングポイントにおいて比較し、パターンエッジ部以外の部分のパターン歪量の検出を行う処理プログラムとを、コンピュータ読み取り可能な記録媒体に記録したものである。

【0044】実施の形態2. 実施の形態2によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化しないし省略する。実施の形態2は、実施の形態1で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持されたエッジ部以外サンプリングポイント生成ルールを以下のように規定したものである。

サンプリングポイント生成ルール：パターンエッジから所定値離れた部分にサンプリングラインを生成し、このライン上に選択的にサンプリングポイントを設定せよ。

【0045】図3は、この実施の形態2を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図である。図3において、1はレイアウトパターン、1aはそのパターンエッジ、2はサンプリングライン、3はサンプリングポイントをそれぞれ示す。本実施の形態では、サンプリングライン2は、レイアウトパターン1のパターンエッジ1aから所定値だけ離れた点の集合である。この、サンプリングライン2上に、サンプリングポイント3を生成する。本図では、パターン1の外部にのみサンプリングライン2を生成しているが、パターン1の内部に生成すること、および両方に生成することが可能であり、同様な効果が得られることも明らかである。

【0046】図4に、一例として、ラインアンドスペースのパターン1と、これを入力としてシミュレーションにより光学強度を計算したものを示す。符号41は光学強度がある値になっている部分を等高線で示したもの（光学像）である。このように、光学強度計算結果が、

レイアウトパターンエッジ1aから大きく離れる現象は、光学強度のスレッシュホールド値をパターン寸法を決める値から大きくずらした場合や大きくデフォーカスした場合などに見られる。図4に示すように、ラインアンドスペースパターンのスペースの1/2の距離にサンプリングライン2を設定し、このサンプリングライン上にサンプリングポイントを設定することにより、光学像41がブリッジングする箇所の光学強度を検出することが可能である。

【0047】さらに、顕著な例が、ハーフトーンマスクを使用した場合である。図5に通常のフォトマスクを、図6にハーフトーンマスクを示す。図5に示した通常のフォトマスク51は、光を透過する透光部52と光を遮断する遮光部53とからなるが、図6に示したハーフトーンマスク61は、光を透過する透光部62と、ある一定割合だけ光を透過すると共に、その位相をシフトさせる位相シフト部63とからなる。（さらに、完全に光を遮断する遮光部がフォトマスク上の一部にあることもある。）一般に、ハーフトーンマスクはパターンエッジ内外部の位相を反転させることにより、パターンエッジ部の光学強度勾配を急峻にすることにより、パターンの解像性を向上させるものであるが、以下のような問題がある。

【0048】図7に、矩形の透光部を通過した光のウェーハ上での強度分布を示す。一般によく知られているように、符号71および72に示すように、0次および1次の光強度ピークが生じる。実際には、より高次のピークが生じるが、ピークの強度が小さいため、ここでは省略する。ハーフトーンマスクでは、透光部の周辺に生じた1次ピークとシフト部を透過した光の強度が加算されることにより、レジストを感光させ、所望した場所以外にパターン（ディンプル）を形成してしまう場合がある。図25にその具体例を示す。図25において、1がレイアウトパターン、9がレイアウトパターン外部のパターン歪である。

【0049】このように、パターンエッジから所定値離れた部分にサンプリングラインを生成する場合、例えば透光部と遮光部の境界を通過した光の1次のピークが生じる距離分だけ離れた部分にサンプリングラインを設定し、その上にサンプリングポイントを生成することにより、1次ピークにより生じるパターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。このようなパターン歪は、露光限界以下のサイズの透光部を設ける、遮光部を設けるなどの方法で回避できることが知られており、同様の方法でパターン歪補正が可能であることは、前に述べた通りである。

【0050】以上説明したように、本実施の形態により、パターンエッジから所定値分れた位置に選択的にサンプリングポイントを設け、レイアウトパターン全体

を計算することなく、高速に、パターンエッジ部以外の部分、すなわちパターンエッジから所定値離れた部分のパターン歪を検出、補正することが可能となる。

【0051】実施の形態3。実施の形態3によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化ないし省略する。実施の形態3は、実施の形態2で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持

されたパターンエッジ部以外サンプリングポイント生成ルールを以下のように規定したものである。
サンプリングポイント生成ルール：複数のパターンエッジからそれぞれ所定値離れた部分にサンプリングラインを生成し、所定数以上のサンプリングラインが交わる点上にサンプリングポイントを設定せよ。

【0052】図8は、この実施の形態3を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図である。図8において、1はレイアウトパターン、1aはパターンエッジ部、2はサンプリングラインをそれぞれ示す。さらに、3は、隣り合うパターンのサンプリングラインが交わっている部分を示す。本実施の形態では、実施の形態2と同様に、サンプリングライン2は、レイアウトパターンのエッジ部1aから所定値だけ離れた点の集合である。実施の形態2と異なるのは、サンプリングライン2が交わっている部分に、サンプリングポイント3を生成する点である。

【0053】実施の形態2で述べたように、ハーフトーンマスクでは、図7の符号72に示す1次ピークと位相シフト部の強度の和がレジストを感光させるのに十分な強度に達した場合にパターンが形成される。すなわち、サンプリングラインが所定数以上交わった点でパターンが形成されることになる。本方法は、サンプリングラインが所定数以上交わる点にのみ、サンプリングポイントを生成することにより、実施の形態2よりもサンプリングポイント数を削減し、処理を高速に行うことを可能とするものである。

【0054】サンプリングラインが2本以上交わった点についてサンプリングポイントを生成した場合は、その交点にサンプリングポイント3が生成される。一方、サンプリングラインが3本以上交わる場合については、サンプリングラインという概念の拡張が必要となる。サンプリングラインを幾何学的な定義による線（線幅0）であるとした場合には、サンプリングラインが3本以上交わることはまれである。しかし、図7に示した1次ピークはある程度の幅を持っているため、実際には、サンプリングラインが3本交わらなくても2本が交わる交点が近接しているような部分（図8の符号4で示した交点近接部分）では、光強度の和がレジストを感光するに十分な強度になっていると考えられる。

【0055】そこで、サンプリングポイントの交点数を3本以上とした場合は、サンプリングラインの幅を設定し、拡張された（幅を持つ）サンプリングラインが所定の本数以上交わる場合、その幅を持つサンプリングラインの交わり部分（図形的にはAND部分）内にサンプリングポイントを生成する処理を行う。例えば、この部分の重心にサンプリングポイントを生成する方法が有効である。または、幅0のサンプリングライン2本が交わる交点が所定の距離以内に所定数以上存在する場合、その複数の交点の重心にサンプリングポイントを生成するという方法を行うことにより、サンプリングポイントの生成が可能である。

【0056】このように、複数のパターンエッジから所定値離れた部分にサンプリングラインを生成する場合、例えば透光部と遮光部の境界を通過した光の1次のピークが生じる距離分だけ離れた部分にサンプリングラインを設定し、その複数のサンプリングラインの交点上にサンプリングポイントを生成することにより、あるいは、サンプリングラインの交点が複数近接して生じる部分にサンプリングポイントを生成することにより、1次ピークにより生じるパターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。

【0057】以上説明したように、本実施の形態3では、複数のサンプリングライン（パターンエッジから所定値離れた位置にある点の集合）が所定値数以上に重複している交点をサンプリングポイントとするので、実施の形態2よりもさらにサンプリングポイント数を削減することが可能となり、実施の形態2よりもさらに高速に、パターンエッジ部以外の部分のパターン歪を検出、補正することが可能となる。

【0058】実施の形態4。実施の形態4によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化ないし省略する。実施の形態4は、実施の形態2および3で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持されたパターンエッジ部以外サンプリングポイント生成ルールを以下のように規定したものである。

サンプリングポイント生成ルール：パターン重心から所定値離れた部分にサンプリングラインを生成し、そのサンプリングライン上にサンプリングポイントを設定せよ、あるいは、パターン重心から所定値離れた部分にサンプリングラインを生成し、そのサンプリングラインが所定数以上に交わる部分にサンプリングポイントを設定せよ。

【0059】図9は、この実施の形態4を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図である。図9において、1はレイアウトパターン、1aはパターンエッジ、2はサンプリングラインを

それぞれ示し、3はサンプリングライン2cが3本以上交わっている部分に設定されたサンプリングポイントを示す。さらに、5は各レイアウトパターン1の重心を示す。本実施の形態では、実施の形態2、3と異なり、サンプリングライン2cは、レイアウトパターン重心5から所定値だけ離れた点の集合である。その他の点については、実施の形態2、3と同様であるので、ここでは述べない。

【0060】図10に正方形のレイアウトパターン1とその重心5から所定値だけ離れたサンプリングライン2c、およびエッジ1aから所定値だけ離れた点の集合、すなわち実施の形態2から3におけるサンプリングライン2を示す。一般に、大規模集積回路においては、このような正方形パターンのサイズは露光波長と同程度に小さいため、正方形パターンの光学像は、円形となることが知られている。このため、正方形パターンの1次ピークの位置は、エッジからの距離で表現するよりもパターン重心からの距離で、すなわち円周で表現する方が正確である。

【0061】このように、パターンの重心から所定値離れた部分にサンプリングラインを生成する場合、例えば透光部と遮光部の境界を通過した光の1次のピークが生じる距離分だけ離れた部分にサンプリングラインを設定し、そのサンプリングライン上に、あるいは複数のサンプリングラインの交点上にサンプリングポイントを生成することにより、1次ピークにより生じるパターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。以上説明したように、この実施の形態では、ホールパターンなど正方形あるいはそれに近いレイアウトパターンに対して、サンプリングポイントをパターンエッジからの距離ではなく、パターン重心からの距離で規定するので、実施の形態2および3よりも高精度にサンプリングポイントの生成を行うことが可能となる。

【0062】実施の形態5。実施の形態5によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化しないし省略する。実施の形態5は、実施の形態4で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持されたパターンエッジ部以外サンプリングポイント生成ルールを以下のように設定したものである。

サンプリングポイント生成ルール：レイアウトパターンのサイズに応じ、パターン重心から楕円形にサンプリングラインを生成し、そのサンプリングライン上にサンプリングポイントを設定せよ、または、所定数以上のサンプリングラインが交わる点上にサンプリングポイントを設定せよ。

【0063】図11は、この実施の形態を説明するため

のレイアウトパターンとサンプリングポイントとの関係を示す図である。図11において、1はレイアウトパターン、1aはパターンエッジ、2dはサンプリングラインをそれぞれ示し、3はサンプリングライン2dが交わっている部分に設定されたサンプリングポイントを示す。さらに、5は各レイアウトパターン1の重心を示す。本実施の形態では、実施の形態4と異なり、サンプリングライン2dは、レイアウトパターン重心5を中心とする楕円で表わされる。

【0064】図12に長方形のパターン1とその光学強度の1次ピーク121を示す。長方形のパターンの1次ピーク位置は円よりも楕円に近いことがある。さらに、露光時の照明条件により、例えばステップのアーチャの形状をx、y方向で非対象とした場合などには、正方形のレイアウトパターンが楕円形に解像されることが知られている。

【0065】図13に正方形パターン1とこのような場合の1次ピーク131を示す。また、図14にフォトマスク141に形成された、x、y方向で非対称なステップのアーチャ142の形状の具体例を示す。本実施の形態は、このような場合についても適用することが可能である。

【0066】このように、パターン重心から所定値離れた部分にサンプリングラインを生成する場合、例えば透光部と遮光部の境界を通過した光の1次のピークが生じる距離分だけ離れた楕円上にサンプリングラインを設定し、その上にサンプリングポイントを生成することにより、あるいは、複数のサンプリングラインの交点上にサンプリングポイントを生成することにより、1次ピークにより生じるパターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。

【0067】以上説明したように、本実施の形態では、長方形ホールパターンのサイズ($S_x \cdot S_y$)、又は/及び、プロセス条件(例X、Y方向に非対称な光字条件など)等に応じて、距離の規定を楕円で行うので、実施の形態4よりも高精度にサンプリングポイントの生成を行うことが可能となる。

【0068】実施の形態6。実施の形態6によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化しないし省略する。実施の形態6は、実施の形態1で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持されたパターンエッジ部以外サンプリングポイント生成ルールを以下のように規定したものである。

サンプリングポイント生成ルール：パターンエッジとそのパターンエッジの近傍にある隣のパターンエッジから等距離の位置にサンプリングラインを設定し、このサンプリングライン上にサンプリングポイントを生成せよ。

【0069】ここで、基準のパターンエッジから見て図形の外側にあるパターンエッジとの間に設けられるサンプリングラインと、図形の内側にあるパターンエッジとの間に設けられるサンプリングラインの2種類がある。前者をエクスターナルサンプリングライン、後者をインターナルサンプリングラインと呼ぶこととする。

【0070】図15及び図16は、この実施の形態を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図である。図15及び図16において、1はレイアウトパターン、1aはパターンエッジ、2eはエクスターナルサンプリングライン、2iはインターナルサンプリングラインをそれぞれ示す。本実施の形態では、サンプリングライン2e、2iは、レイアウトパターンエッジ1aとその近傍にある他のパターンエッジ1aから等距離にある点の集合である。このサンプリングライン2e、2i上に、サンプリングポイントを生成する。

【0071】実施の形態2で、ラインアンドスペースのブリッジングの検出を例として取り上げた。実施の形態2では、ラインアンドスペースの間隔に広い部分と狭い部分が混在している場合に、正しくブリッジングを検出することができないが、本方法によれば、図16に示すように、エクスターナルサンプリングライン2e上にサンプリングポイントを生成することにより、パターン1の間隔によらず、ブリッジングを検出できる。さらに、図17に示すように、インターナルサンプリングライン2i上にサンプリングポイントを生成することにより、パターン内部に十分な暗部（または明部）があるかどうかを検出することも可能である。

【0072】このように、パターンエッジから所定値離れた部分にサンプリングラインを生成する場合、パターン間、および/または、パターン内に、パターンエッジとそのパターンエッジの近傍にある隣のパターンエッジから等距離の位置にサンプリングラインを設定し、このサンプリングライン上にサンプリングポイントを生成することにより、パターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。以上説明したように、本実施の形態の方法により、隣接するパターンエッジの間の距離が異なって混在している場合などに、高精度、かつ高速に、パターンエッジ部以外のパターン歪を検出、補正することが可能となる。

【0073】実施の形態7。実施の形態7によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化しないし省略する。実施の形態7は、実施の形態6で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持されたパターンエッジ部以外サンプリングポイント生成ルールを以下のように規定したものである。

サンプリングポイント生成ルール：パターン重心とそのパターン重心の近傍にある隣のパターン重心から等距離の位置にサンプリングラインを設定し、このサンプリングライン上にサンプリングポイントを生成せよ。

【0074】前述したように、正方形パターンなどでは、パターンエッジよりもパターン重心を基準にサンプリングラインを設定することが望ましい。図18は、この実施の形態7を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図である。図18において、1はレイアウトパターン、1aはパターンエッジ、2はサンプリングライン、3はサンプリングポイント、5はパターン重心、6はパターン重心を結ぶ線分をそれぞれ示す。この場合、サンプリングライン2はパターン重心4から等距離のラインであり、サンプリングポイント3はパターン重心5の中点に設けられている。言い換えれば、サンプリングライン2とパターン重心を結ぶライン6との交点である。この実施の形態では、サンプリングポイント3をパターンエッジ1a間の距離ではなく、パターン重心4からの距離にしている点が実施の形態6と異なる。

【0075】このように、パターンエッジから所定値離れた部分にサンプリングラインを生成する場合、隣り合うパターンのパターン重心の中点にサンプリングポイントを生成することにより、パターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。以上説明したように、本実施の形態の方法により、実施の形態6よりも高精度にパターンエッジ部以外のパターン歪を検出、補正することが可能である。

【0076】実施の形態8。実施の形態8によるパターン歪検出装置および検出方法の構成は、基本的には実施の形態1のものと同様であり、図1および図2を援用して説明する。なお、実施の形態1と同様の構成・動作の部分は、重複を省くため説明を簡略化しないし省略する。実施の形態8は、実施の形態1で、特に、図1のエッジ部以外サンプリングポイント生成ルール保持部9に保持されたパターンエッジ部以外サンプリングポイント生成ルールを以下のように規定したものである。

サンプリングポイント生成ルール：レイアウトパターン、または/および、他レイヤのパターン間で図形演算を行い、これによって求められた領域（サンプリングエリア）に含まれる部分にサンプリングポイントを生成せよ。

【0077】従来より、パターンエッジ上にサンプリングポイントを生成する基準を、レイアウトパターンや他レイヤのパターン間での図形演算により規定する方法は行われているが、この実施の形態では、エッジ上以外の部分にサンプリングエリアを設け、そこに含まれる部分にサンプリングポイントを生成する点が従来とは異なる。

【0078】図26は、この実施の形態を説明するため

のレイアウトパターンとサンプリングポイントとの関係を示す図である。図 26 において、1 はレイアウトパターン、1a はパターンエッジ、2 はサンプリングライン、7 は他レイヤのレイアウトパターン、3 はサンプリングポイントをそれぞれ示す。ここでは、例として、サンプリングエリアを他レイヤのレイアウトパターン 7 とした場合について示しているが、サンプリングエリアはレイアウトパターンと他レイヤのレイアウトパターンとの図形演算 (AND, OR, XOR, NOT およびサイジング) によって設定することができる。この、サンプリングエリア内に、サンプリングポイント 3 を生成する。ここでは、サンプリングポイント 3 を、サンプリングライン 2 上で、かつサンプリングエリア内にあるものとした場合の具体例を示した。

【0079】このように、パターンエッジから所定値離れた部分にサンプリングラインを生成する場合、異なるレイヤのパターンの間で図形演算 (AND, OR, XOR, NOT およびサイジング) することによって求められたフラグに含まれる部分にのみサンプリングポイントを生成することにより、パターンエッジ部から離れた部分のパターン歪を検出、補正することが可能となる。以上説明したように、本実施の形態により、レイアウトパターン全体ではなく、その内の限定した部分について、パターンエッジ以外の部分のパターン歪を検出、補正することが可能となる。

【0080】以上にそれぞれの実施の形態について説明したが、上記の実施の形態の複数の組合せによって、さらに多様なパターン歪検出、および補正を行うことができることは明らかである。また、以上の各実施の形態でレイアウトパターンと述べたものには、設計レイアウトパターン、および、補正後のパターン等を含む。また、この発明のパターン歪検出方法をコンピュータにより実行させるためのプログラムをコンピュータ読み取り可能な記録媒体に記録したものについては、実施の形態 1 についてのみ説明した。しかし、他の実施の形態の方法についても、同様にその処理をコンピュータにより実行させるためのプログラムを記録媒体に記録し、コンピュータによりその処理を実行させることができることは明らかである。これについては、重複を避けるため、説明を省略する。

【0081】

【発明の効果】請求項 1～2 に記載の発明によれば、レイアウトパターンのパターンエッジ部以外の部分に、選択的にサンプリングポイントを設け、このサンプリングポイントにおいてパターン歪量の検出を行うので、レイアウトパターン全体を計算することなく、パターンエッジから離れて存在するパターン歪の検出、補正を高速に行うことができる。

【0082】請求項 3 に記載の発明によれば、サンプリングポイントを、パターンエッジ部から所定値分離した

位置に選択的に設けるので、レイアウトパターン全体を計算することなく、パターンエッジ部から所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0083】請求項 4 に記載の発明によれば、サンプリングポイントを、複数のパターンエッジ部からそれぞれ所定値離れた複数のサンプリングラインの交点に設けるので、レイアウトパターン全体を計算することなく、複数のパターンエッジ部からそれぞれ所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0084】請求項 5 に記載の発明によれば、サンプリングポイントを、正方形または正方形とみられるパターンの重心から所定値分離した位置に選択的に設けるので、レイアウトパターン全体を計算することなく、パターンエッジ部から所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0085】請求項 6 に記載の発明によれば、サンプリングポイントを、正方形または正方形とみられる複数のパターンの重心からそれぞれ所定値離れた複数のサンプリングラインの交点に設けるので、レイアウトパターン全体を計算することなく、複数のパターンエッジ部からそれぞれ所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0086】請求項 7 に記載の発明によれば、サンプリングポイントを、実質的に長方形であるパターンに対して、あるいは、プロセス条件に応じて、パターンの重心を中心として所定値分離した楕円上の位置に選択的に設けるので、レイアウトパターン全体を計算することなく、パターンエッジ部から所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0087】請求項 8 に記載の発明によれば、サンプリングポイントを、実質的に長方形である複数のパターンに対して、あるいは、複数のパターンに対するプロセス条件に応じて、それぞれパターンの重心を中心として所定値分離した複数の楕円上の交点に設けるので、レイアウトパターン全体を計算することなく、複数のパターンエッジ部からそれぞれ所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0088】請求項 9 に記載の発明によれば、サンプリングポイントを、隣接する複数のパターンエッジから等距離の位置に設けるので、レイアウトパターン全体を計算することなく、パターンエッジ部から所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0089】請求項 10 に記載の発明によれば、サンプリングポイントを、隣り合うパターンのパターン重心の midpoint に設けるので、レイアウトパターン全体を計算することなく、パターンエッジ部から所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0090】請求項11に記載の発明によれば、サンプリングポイントを、異なるレイヤのレイアウトパターン間の図形演算によって求められたフラグに含まれる部分にのみ選択的に設けるので、レイアウトパターン全体を計算することなく、パターンエッジ部から所定値離れた部分のパターン歪を、高速に、検出、補正することができる。

【0091】請求項12に記載の発明によれば、レイアウトパターンのパターンエッジ部以外の部分に、選択的にサンプリングポイントを設け、このサンプリングポイントにおいてパターン歪量の検出を行うパターン歪検出装置が得られるので、これによりレイアウトパターン全体を計算することなく、パターンエッジから離れて存在するパターン歪の検出、補正を高速に行うことができる。

【0092】請求項13に記載の発明によれば、レイアウトパターンのパターンエッジ部以外の部分に、選択的にサンプリングポイントを設け、このサンプリングポイントにおいてパターン歪量の検出を行う処理をコンピュータに実行させることができる記録媒体が得られるので、これによりレイアウトパターン全体を計算することなく、パターンエッジから離れて存在するパターン歪の検出、補正を高速に行うことができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1によるパターン歪検出装置の構成を示すブロック図。

【図2】 実施の形態1によるパターン歪検出方法を説明するためのフローチャート。

【図3】 実施の形態2を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図。

【図4】 実施の形態2をラインアンドスペースパターンに適用した場合の具体例を示す図。

【図5】 通常のフォトマスク。

【図6】 ハーフトーンマスク。

【図7】 矩形の開口部を透過した光の強度分布を示したグラフ。

【図8】 実施の形態3を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図。

【図9】 実施の形態4を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図。

【図10】 実施の形態3と4の差異を説明するためのレイアウトパターンとサンプリングラインとの関係を示す図。

【図11】 実施の形態5を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図。

【図12】 長方形パターンとその光学強度の1次ピークを示す図。

【図13】 X、Y方向に非対称なアパーチャを用いた場合の1次ピークを示す図。

【図14】 X、Y方向に非対称なアパーチャ形状の具体例を示す図。

【図15】 実施の形態6を説明するためのレイアウトパターンとサンプリングラインとの関係を示す図。

【図16】 パターン間隔が様々である場合の例を示す図。

【図17】 パターン中心部の光学強度を求める例を示す図。

【図18】 実施の形態7を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図。

【図19】 実施の形態8を説明するためのレイアウトパターンとサンプリングポイントとの関係を示す図。

【図20】 従来のパターン歪検出装置の構成を示すブロック図。

【図21】 従来のパターン歪検出方法を説明するためのフローチャート。

【図22】 従来の技術において、レイアウトパターン上にくまなくサンプリングポイントを設定して計算する方法についての説明図。

【図23】 従来の技術において、レイアウトパターンのエッジ上にサンプリングポイントを設定し計算する方法についての説明図。

【図24】 従来の技術において、隣接するパターンやコーナー等の条件により、エッジ上に選択的にサンプリングポイントを設定して計算する方法についての説明図。

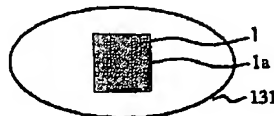
【図25】 パターンエッジ部以外にパターン歪の生じる場合の具体例を示す図。

【図26】 従来の技術において、VTRモデルで、勾配を求めるために、エッジ近傍にサンプリングポイントを設ける方法の説明図。

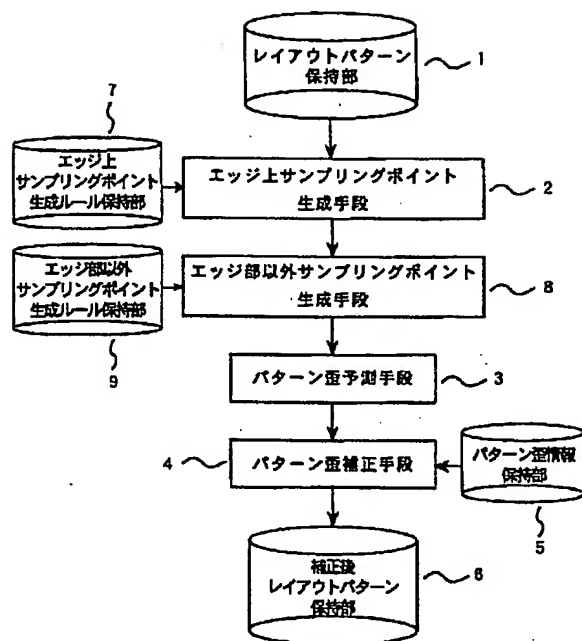
【符号の説明】

- 1 レイアウトパターン、 1a パターンエッジ、
- 2, 2c, 2d, 2e, 2i, 2m サンプリングライン、
- 3 サンプリングポイント、 4 交点近接部分、
- 5 レイアウトパターンの重心、 6 線分、
- 7 他レイヤのレイアウトパターン。

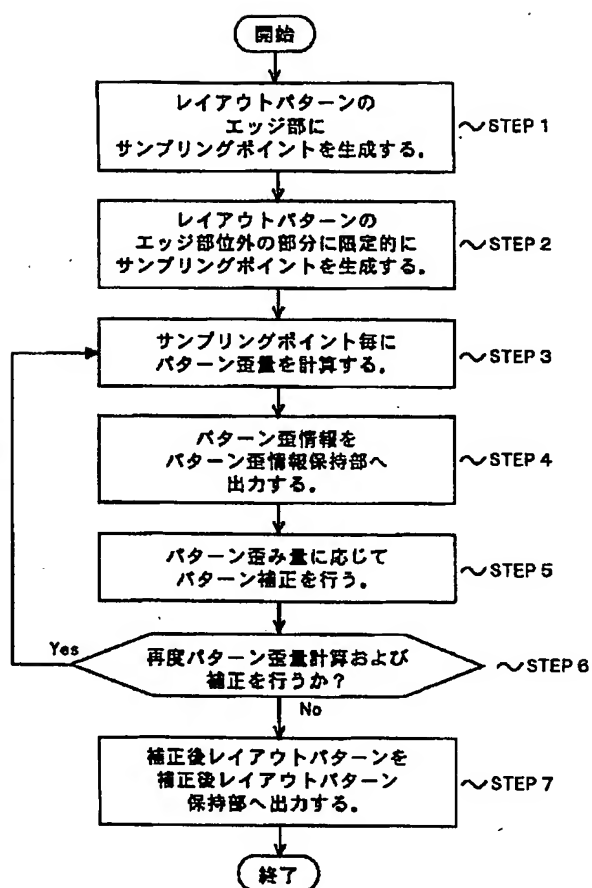
【図13】



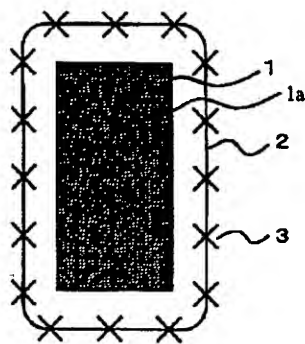
【図 1】



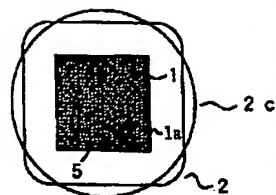
【図 2】



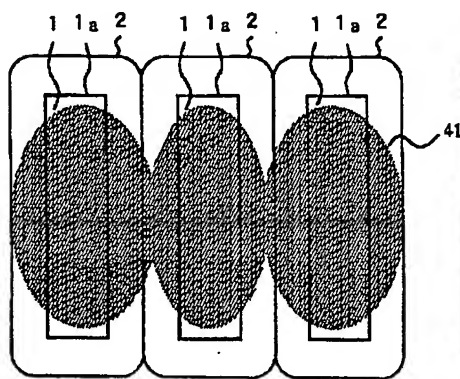
【図 3】



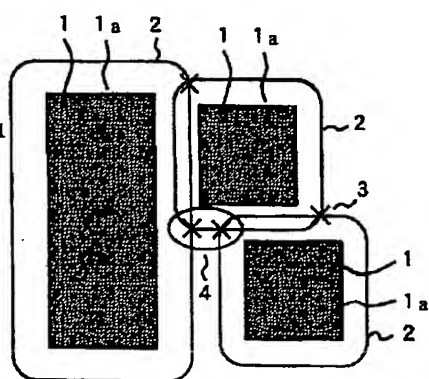
【図 10】



【図 4】



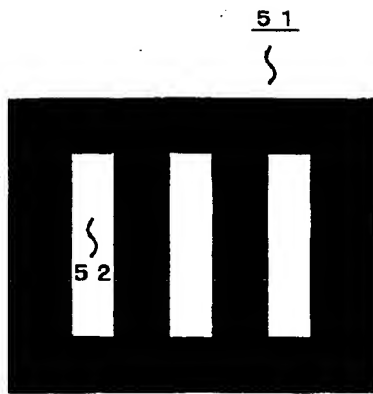
【図 8】



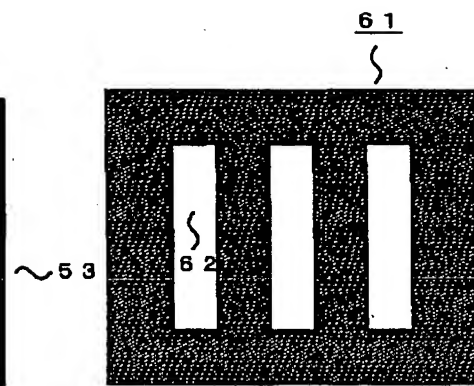
【図 12】



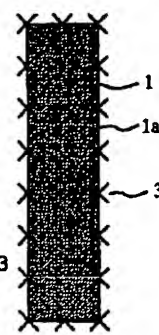
【図5】



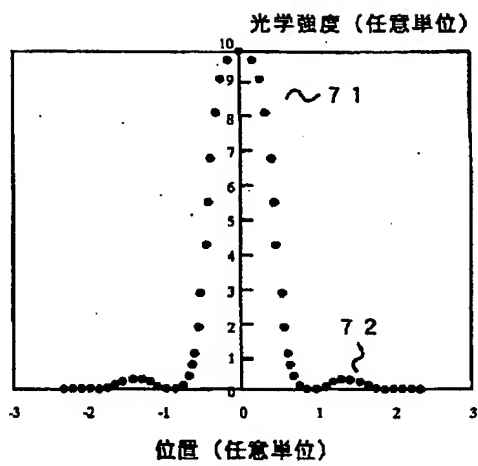
【図6】



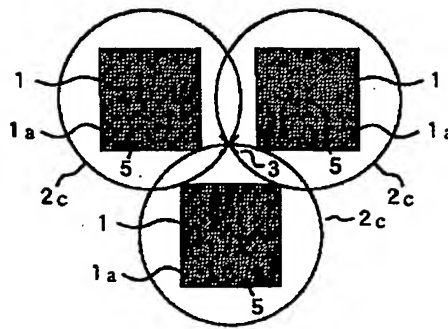
【図23】



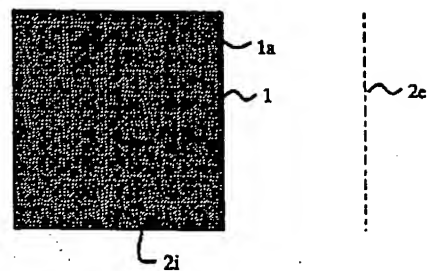
【図7】



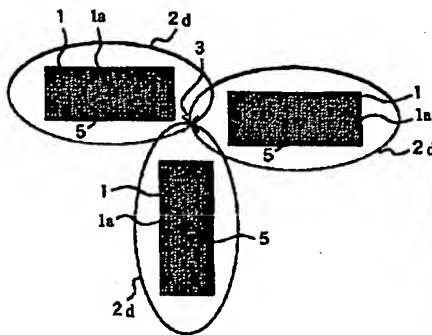
【図9】



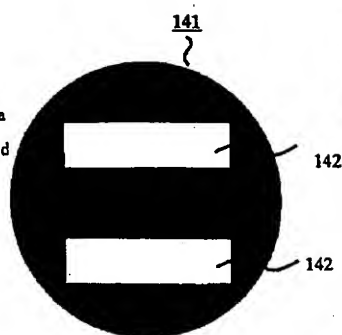
【図15】



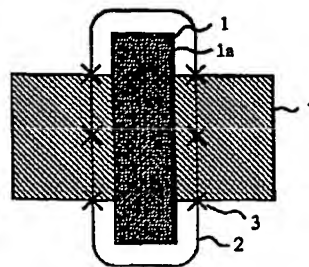
【図11】



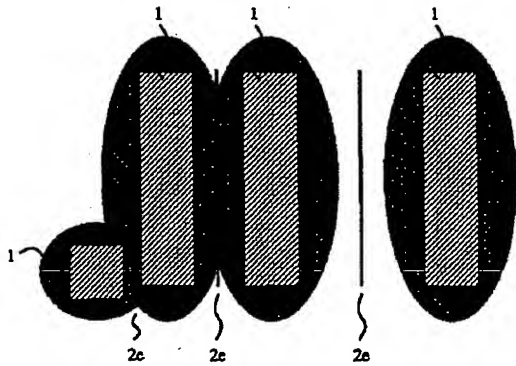
【図14】



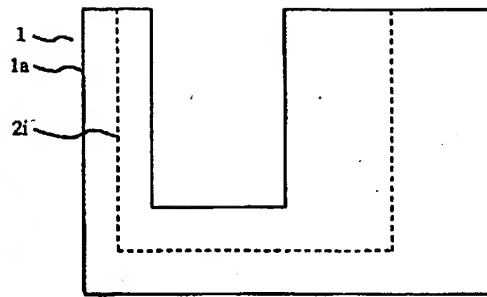
【図19】



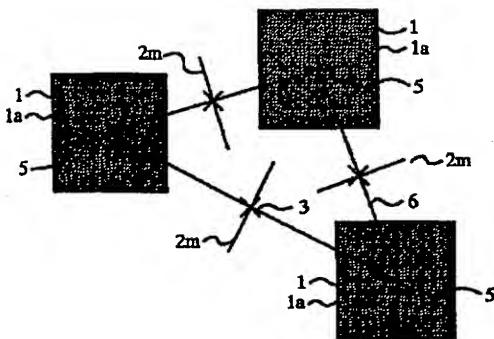
【図 16】



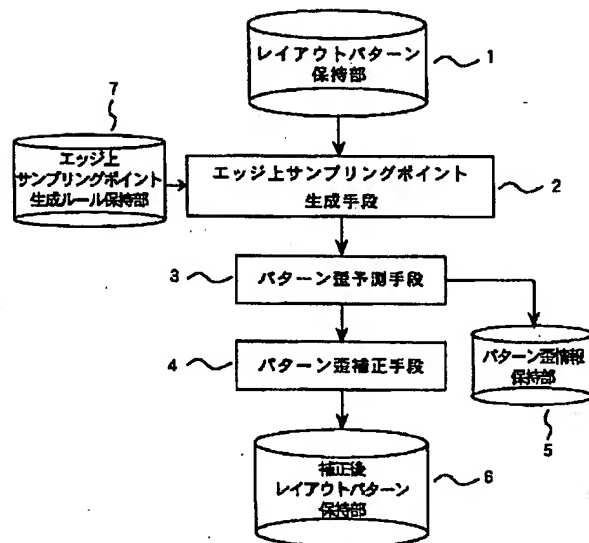
【図 17】



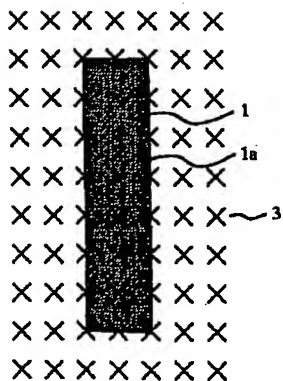
【図 18】



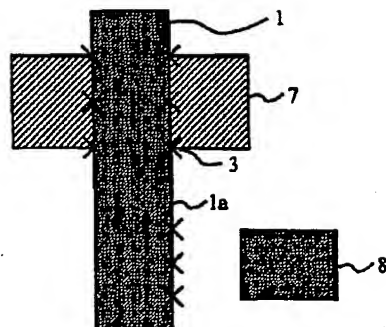
【図 20】



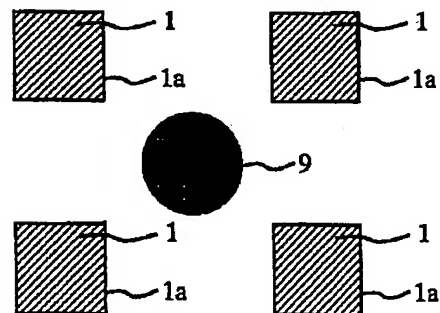
【図 22】



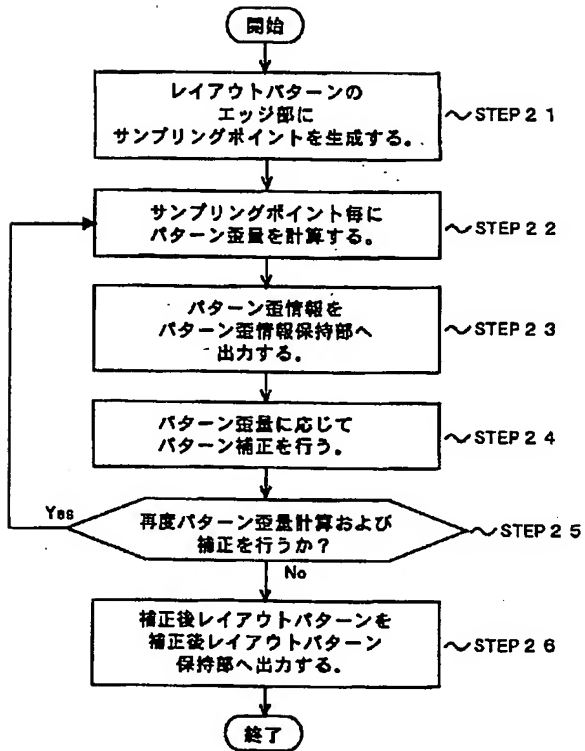
【図 24】



【図 25】

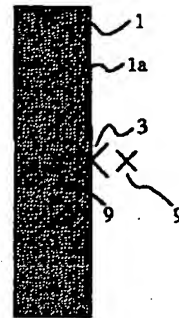


【図21】



(a)

【図26】



(b)

